



Wydział Matematyki i Informatyki

Uniwersytet Warmińsko-Mazurski

w Olsztynie

Ćwiczenie 9

[REJESTRY DANYCH]

Imię i nazwisko:

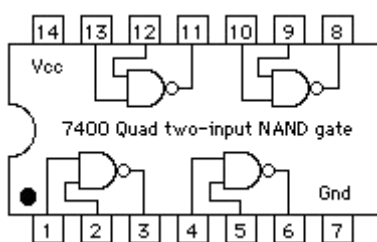
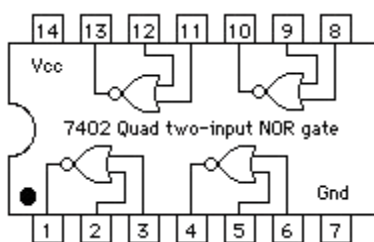
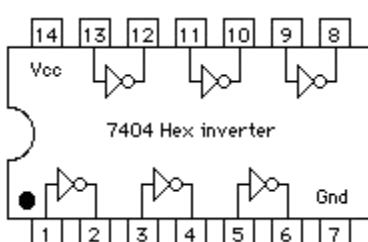
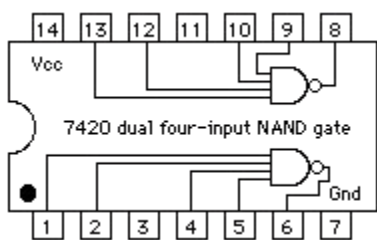
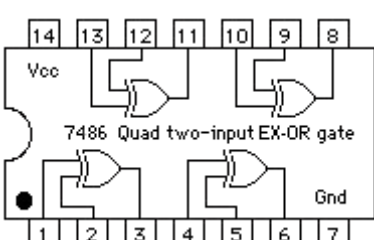
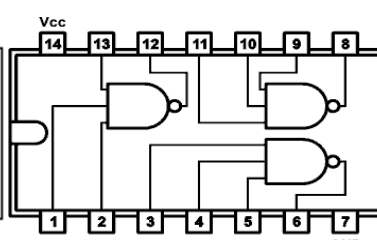
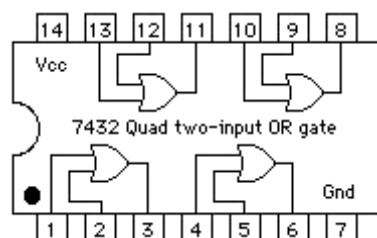
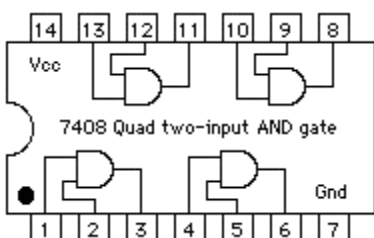
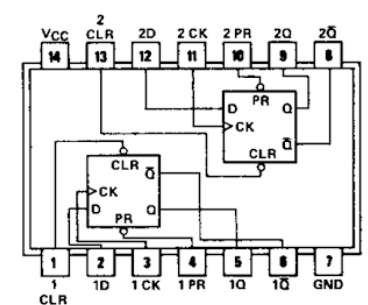
Imię i nazwisko:

Cel ćwiczenia:

- 1) Poznanie zasad działania rejestrów przesuwających.
- 2) Poznanie sposobów projektowania prostych rejestrów.

Zagadnienia do przygotowania:

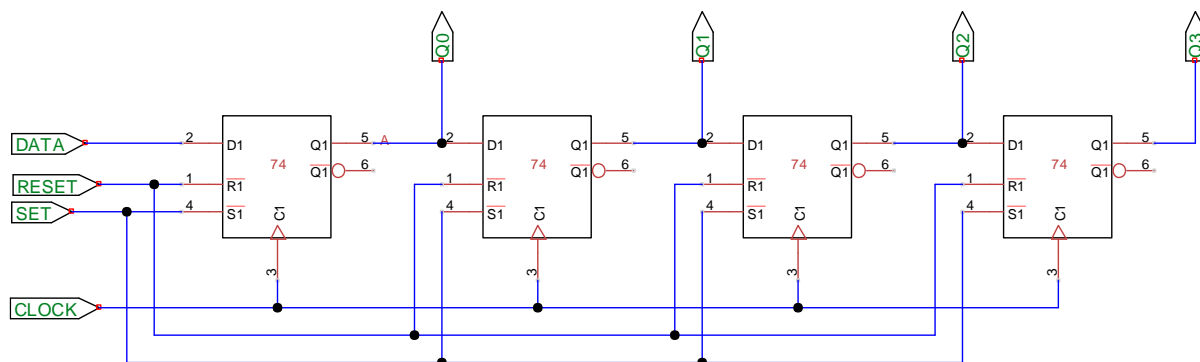
- 1) Pojęcia: graf przejść, tablica przejść, tablica wzbudzeń, równanie charakterystyczne przerzutnika D oraz JK.
- 2) Opis działania przerzutnika D oraz JK.
- 3) Różnice między przerzutnikami D oraz JK.

**UCY 7400****UCY 7402****UCY 7404****UCY 7420****UCY 7486****UCY 7410****UCY 7432****UCY 7408****UCY7474**

Zadanie 1**4-bitowy rejestr SIPO (Serial In – Parallel Out)**

Zbuduj układ w/g podanego schematu i wypełnij tablicę funkcyjną wstawiając wartości stanów logicznych 0/1 lub L/H.

Uwaga! Przed przystąpieniem do montażu sprawdź oznaczenia wejść i wyjść przerzutników z ich rozmieszczeniem w układzie scalonym.

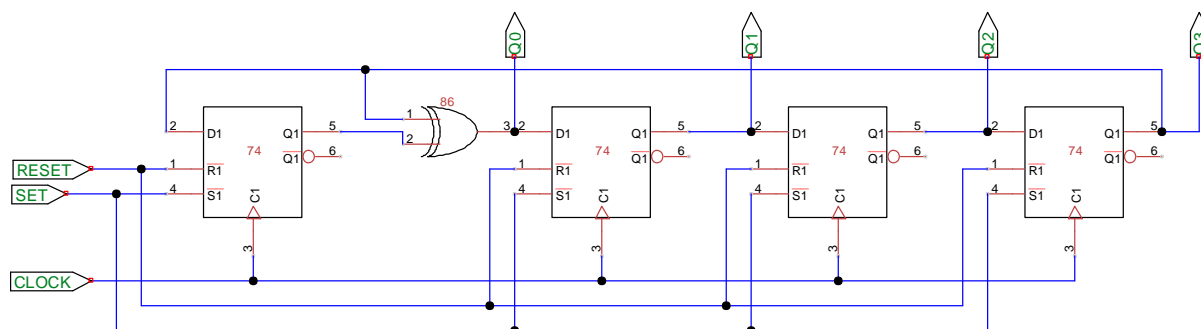


Nr impulsu zegarowego	RESET	SET	DATA	Q ₀	Q ₁	Q ₂	Q ₃
0	1	1	0				
1	1	1	0				
2	1	1	0				
3	1	1	0				
4	1	1	0				
5	1	1	0				
6	1	1	1				
7	1	1	0				
8	1	1	0				
9	1	1	0				
10	1	1	1				
11	1	1	1				
12	1	1	1				
13	1	1	0				
14	1	1	0				
15	1	1	0				
16	1	1	0				

Zadanie 2**Generator liczb pseudolosowych z rejestrem LFSR (Linear Feedback Shift Register)**

Zbuduj układ w/g podanego schematu i wypełnij tablicę funkcyjną wstawiając wartości stanów logicznych 0/1 lub L/H (impuls zerowy oznacza stan ustalony na wyjściu układu po włączeniu zasilania, a przed podaniem pierwszego impulsu zegarowego).

Uwaga! Przed przystąpieniem do montażu sprawdź oznaczenia wejść i wyjść przerzutników z ich rozmieszczeniem w układzie scalonym.



Nr impulsu zegarowego	Q ₃	Q ₂	Q ₁	Q ₀	Wartość dziesiętna
0					
1					
2					
3					
4					
5					
6					
7					
8					
9					
10					
11					
12					
13					
14					
15					
16					
17					
18					
19					

Zadanie 3**4-bitowy rejestr przesuwający z aktywną jedynką**

Wykorzystując przerzutniki JK zaprojektuj układ pierścieniowego rejestru przesuwającego z aktywną jedynką (cykliczne przesuwanie jedynki pomiędzy wyjściami $Q_3 \rightarrow Q_2 \rightarrow Q_1 \rightarrow Q_0 \rightarrow Q_3 \rightarrow \dots$)

